

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
5. August 2004 (05.08.2004)

PCT

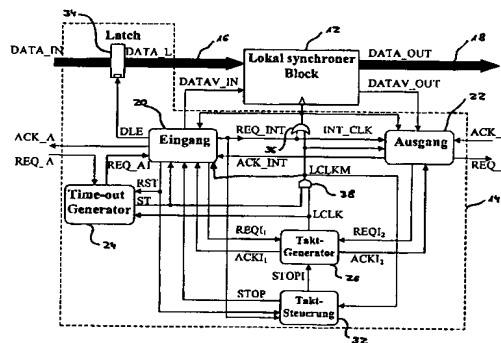
(10) Internationale Veröffentlichungsnummer
WO 2004/066526 A3

- (51) Internationale Patentklassifikation⁷: G06F 1/12 (71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): IHP GMBH - INNOVATIONS FOR HIGH PERFORMANCE MICROELECTRONICS / INSTITUT FÜR INNOVATIVE MIKROELEKTRONIK [DE/DE]; Im Technologiepark 25, 15236 Frankfurt (Oder) (DE).
- (21) Internationales Aktenzeichen: PCT/EP2003/014959
- (22) Internationales Anmeldedatum:
29. Dezember 2003 (29.12.2003)
- (25) Einreichungssprache: Deutsch (72) Erfinder; und (75) Erfinder/Anmelder (nur für US): GRASS, Eckhard [DE/DE]; Nickelswalder Str. 2, 12589 Berlin (DE). KRSTIC, Milos [YU/DE]; Görlitzer Str. 30, 15232 Frankfurt / Oder (DE).
- (26) Veröffentlichungssprache: Deutsch
- (30) Angaben zur Priorität:
103 03 673.3 24. Januar 2003 (24.01.2003) DE (74) Anwalt: EISENFÜHR, SPEISER & PARTNER; Anna-Louisa-Karsch-Str. 2, 10178 Berlin (DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: ASYNCHRONOUS WRAPPER FOR A GLOBALLY ASYNCHRONOUS, LOCALLY SYNCHRONOUS (GALS) CIRCUIT

(54) Bezeichnung: ASYNCHRONE HÜLLSCHALTUNG FÜR EINE GLOBAL ASYNCHRONE, LOKAL SYNCHRONE (GALS) SCHALTUNG



12... LOCALLY SYNCHRONOUS BLOCK
20... INPUT
22... OUTPUT
26... CLOCK GENERATOR
32... CLOCK CONTROL

(57) Abstract: The invention relates to an asynchronous wrapper for a globally asynchronous, locally synchronous (GALS) circuit. The asynchronous wrapper functions with a request-driven clock system, supplemented by a local clock unit in the absence of request signals. The wrapper comprises at least one input unit that is adapted to receive a request signal from outside and to indicate to the outside the receipt of the request signal by transmitting an associated confirmation signal, and one pausable clock unit that is adapted to repeatedly generate a first clock signal and to transmit it to an locally synchronous circuit block. The input unit is adapted to the locally synchronous circuit block. The wrapper is furthermore provided with a time-out unit linked with the input unit, which is adapted to initiate transmission of the first clock signal in the absence of external request signals over a defined period.

(57) Zusammenfassung: Die Erfindung betrifft eine asynchrone Hüllschaltung für eine global asynchrone, lokal synchrone Schaltung. Die asynchrone Hüllschaltung arbeitet mit einer von Anforderungssignalen angetriebenen Taktung, ergänzt bei Fehlen von Anforderungssignalen durch eine lokale Takteinheit. Sie weist mindestens eine Eingangseinheit auf, die ausgebildet ist, ein Anforderungssignal von extern zu empfangen

[Fortsetzung auf der nächsten Seite]

WO 2004/066526 A3



(81) Bestimmungsstaaten (*national*): JP, US.

(84) Bestimmungsstaaten (*regional*): europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

Erklärung gemäß Regel 4.17:

- hinsichtlich der Berechtigung des Anmelders, ein Patent zu beantragen und zu erhalten (Regel 4.17 Ziffer ii) für die folgenden Bestimmungsstaaten JP, europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR)

Veröffentlicht:

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

(88) Veröffentlichungsdatum des internationalen

Recherchenberichts:

16. Dezember 2004

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

und den Empfang des Anforderungssignals durch Abgabe eines zugeordneten Bestätigungssignals nach extern anzuzeigen, und eine aussetzbare Takteinheit, die ausgebildet ist, ein erstes Taktsignal wiederholt zu erzeugen und an einen der asynchronen Hüllschaltung zugeordneten, intern synchronen Schaltungsblock abzugeben. Die Eingangseinheit ist ausgebildet, bei Anliegen eines Anforderungssignals ein mit dem Anforderungssignal in definierter zeitlicher Beziehung stehendes zweites Taktsignal zu erzeugen und an den intern synchronen Schaltungsblock abzugeben. Weiterhin ist eine mit der Eingangseinheit verbundene Timeout-Einheit vorgesehen, die ausgebildet ist, die Abgabe des ersten Taktsignals zu starten, wenn externe Anforderungssignale über einen bestimmten Zeitraum ausbleiben.

REC'D BY PTO 20 OCT 2005 INTERNATIONAL SEARCH REPORT

International Application No. 01/542938
 PCT/EP 01/14559

A. CLASSIFICATION OF SUBJECT MATTER
 IPC 7 G06F1/12

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 IPC 7 G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, WPI Data, INSPEC, COMPENDEX, IBM-TDB

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	NJOLSTAD T ET AL: "A socket interface for gals using locally dynamic voltage scaling for rate-adaptive energy saving" IEEE, 12 September 2001 (2001-09-12), pages 110-116, XP010560765 page 114 ----- -/--	1-13

☒ Further documents are listed in the continuation of box C.

☐ Patent family members are listed in annex.

* Special categories of cited documents :

- *A* document defining the general state of the art which is not considered to be of particular relevance
- *E* earlier document but published on or after the international filing date
- *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- *O* document referring to an oral disclosure, use, exhibition or other means
- *P* document published prior to the international filing date but later than the priority date claimed

- *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- *&* document member of the same patent family

Date of the actual completion of the international search

28 October 2004

Date of mailing of the international search report

05/11/2004

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
 Fax: (+31-70) 340-3016

Authorized officer

Pfab, S

INTERNATIONAL SEARCH REPORT

International Application No.

PCT/EP/14959

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>MUTTERSBACH J ET AL: "Practical design of globally-asynchronous locally-synchronous systems"</p> <p>ADVANCED RESEARCH IN ASYNCHRONOUS CIRCUITS AND SYSTEMS, 2000. (ASYNCH 2000). PROCEEDINGS. SIXTH INTERNATIONAL SYMPOSIUM ON EILAT, ISRAEL 2-6 APRIL 2000, LOS ALAMITOS, CA, USA, IEEE COMPUT. SOC, US, 2 April 2000 (2000-04-02), pages 52-59, XP010377337</p> <p>ISBN: 0-7695-0586-4</p> <p>page 53 - page 54</p>	1-113
A	<p>BORMANN D S ET AL: "Asynchronous wrapper for heterogeneous systems"</p> <p>COMPUTER DESIGN: VLSI IN COMPUTERS AND PROCESSORS, 1997. ICCD '97. PROCEEDINGS., 1997 IEEE INTERNATIONAL CONFERENCE ON AUSTIN, TX, USA 12-15 OCT. 1997, LOS ALAMITOS, CA, USA, IEEE COMPUT. SOC, US, 12 October 1997 (1997-10-12), pages 307-314, XP010251752</p> <p>ISBN: 0-8186-8206-X</p> <p>page 308</p>	1-13
A	<p>SHENGXIAN ZHUANG ET AL: "Asynchronous data communication with low power for GALS systems"</p> <p>IEEE,</p> <p>vol. 2, 15 September 2002 (2002-09-15), pages 753-756, XP010614458</p> <p>the whole document</p>	1-13

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP 03/14959

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
IPK 7 G06F1/12

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

B. RECHERCHIERTE GEBIETE

Recherchierte Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
IPK 7 G06F

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data, INSPEC, COMPENDEX, IBM-TDB

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	NJOLSTAD T ET AL: "A socket interface for gals using locally dynamic voltage scaling for rate-adaptive energy saving" IEEE, 12. September 2001 (2001-09-12), Seiten 110-116, XP010560765 Seite 114 ----- -/--	1-13



Weltere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

A Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

E älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

L Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

O Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

P Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

T Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

X Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

Y Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

Z Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

28. Oktober 2004

Absenddatum des internationalen Recherchenberichts

05/11/2004

Name und Postanschrift der internationalen Recherchenbehörde
Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Pfab, S

C.(Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	<p>MUTTERSBACH J ET AL: "Practical design of globally-asynchronous locally-synchronous systems"</p> <p>ADVANCED RESEARCH IN ASYNCHRONOUS CIRCUITS AND SYSTEMS, 2000. (ASYNCR 2000). PROCEEDINGS. SIXTH INTERNATIONAL SYMPOSIUM ON EILAT, ISRAEL 2-6 APRIL 2000, LOS ALAMITOS, CA, USA, IEEE COMPUT. SOC, US, 2. April 2000 (2000-04-02), Seiten 52-59, XP010377337</p> <p>ISBN: 0-7695-0586-4</p> <p>Seite 53 - Seite 54</p>	1-113
A	<p>BORMANN D S ET AL: "Asynchronous wrapper for heterogeneous systems"</p> <p>COMPUTER DESIGN: VLSI IN COMPUTERS AND PROCESSORS, 1997. ICCD '97. PROCEEDINGS., 1997 IEEE INTERNATIONAL CONFERENCE ON AUSTIN, TX, USA 12-15 OCT. 1997, LOS ALAMITOS, CA, USA, IEEE COMPUT. SOC, US, 12. Oktober 1997 (1997-10-12), Seiten 307-314, XP010251752</p> <p>ISBN: 0-8186-8206-X</p> <p>Seite 308</p>	1-13
A	<p>SHENGXIAN ZHUANG ET AL: "Asynchronous data communication with low power for GALS systems"</p> <p>IEEE,</p> <p>Bd. 2, 15. September 2002 (2002-09-15), Seiten 753-756, XP010614458</p> <p>das ganze Dokument</p>	1-13